

УДК 681.32.06

ПЕРСПЕКТИВЫ ИСПОЛЬЗОВАНИЯ КОММУНИКАЦИОННЫХ ПРОЦЕССОРОВ ДЛЯ СОЗДАНИЯ ГЛОБАЛЬНО РАСПРЕДЕЛЕННЫХ IP-СИСТЕМ

М. Б. Сергеев,

доктор техн. наук, профессор

Ю. Г. Чудиновский,

аспирант

Санкт-Петербургский государственный университет аэрокосмического приборостроения

Рассматриваются особенности платформы коммуникационных процессоров, ориентированных на создание бескомпьютерных систем с коммуникациями через Интернет.

Features of communications processors platform for creation of systems with communications through the Internet without computer are considered.

Введение

Сегодня Интернет в широком смысле – коммуникационная среда, скорость развития которой значительно превышает скорость развития телевидения, радио и других коммуникационных сред [1]. Последние достижения в области микропроцессорной техники сделали возможным ее использование не только для взаимодействия между людьми с использованием компьютеров, но и для бескомпьютерных коммуникаций встроенных систем с человеком, а также друг с другом. В настоящее время появилось много опытных разработок, демонстрирующих как возможность, так и практическую значимость для человека создания систем различной степени сложности на основе Интернета.

В настоящей статье рассматриваются платформы коммуникационных процессоров фирмы UBICOM, которые позволяют уже сегодня массово использовать Интернет для реализации бескомпьютерного взаимодействия типа «человек–устройство» и «устройство–устройство» для передачи команд управления и обмена информацией различной природы.

Встроенный Интернет

Термин «коммуникационная среда» используется в настоящее время в нескольких значениях. Однако последние достижения в области микропроцессорной техники дали толчок новому этапу

ее развития – использованию для коммуникаций между устройствами, являющимися IP-узлами глобальной сети. Судя по всему, очередной скачок в увеличении количества узлов Интернета ожидается в самое ближайшее время. Он будет связан с использованием сети для информационного взаимодействия между устройствами, объединяемыми с ее помощью в глобально распределенные информационно-управляющие системы [2].

Перспектива использования Интернета для коммуникаций между встроенными системами управления привела к появлению такого понятия, как «встроенный Интернет» [3, 4], отражающего сочетание несовместимых еще недавно понятий – встроенная система управления и сеть класса WAN. Следует отметить, что в настоящее время уже существует ряд разработок, представляющих собой серийно выпускаемые встроенные Интернет-системы.

Являясь очень молодым и чрезвычайно перспективным направлением развития современных сетевых технологий, «встроенный Интернет» начинает применяться в таких областях, как [1]:

промышленные информационно-управляющие системы, включая возможную интеграцию их компонентов в существующие SCADA-системы;

охранные системы и системы удаленного видеонаблюдения;

системы превентивной безопасности;

бытовые устройства и т. д.

Распределенные системы на базе «встроенного Интернета» имеют ряд характерных особеннос-

тей по сравнению с системами, построенными на основе персональных компьютеров [1]. Эти различия приводят к появлению круга специфических задач, включающих в себя как разработку методов проектирования систем данного класса, так и выбор аппаратной поддержки на уровне специализированных коммуникационных микропроцессоров.

Концепция «виртуальной периферии» микроконтроллеров

На сегодняшний день для эффективной реализации функций коммуникаций производителями микропроцессорной техники выпускается целый спектр микроконтроллеров. Одними из самых высокопроизводительных восьмиразрядных для этих целей являются микроконтроллеры семейства SX фирмы UBICOM (ранее фирма Scenix) [5].

Используемая в процессорах семейства SX концепция «виртуальной периферии» предполагает ее программную реализацию. С точки зрения основной программы работа с виртуальными периферийными модулями не отличается от работы с реально существующими в архитектуре процессора. Чаще всего «виртуальная периферия» выполняется на одном основном таймере. Обработчиком прерываний от таймера является диспетчер запуска программных автоматов, которые реализуют необходимые периферийные функции.

Такой подход обеспечивает чрезвычайно гибкое использование одного и того же микроконтроллера для решения различных задач. Часто бывает так, что в выборе микроконтроллера под конкретную задачу решающее значение имеет наличие у разработчика инструментария, а вовсе не то, насколько оптимален выбранный микроконтроллер для данной задачи.

Наличие «виртуальной периферии» является зачастую единственно возможным решением для реализации уникальных задач при минимизации используемой аппаратной части. В данном случае под уникальными задачами понимаются задачи, требующие нестандартного сочетания или количества периферийных модулей. В качестве примера можно представить устройство, в котором необходимо реализовать большое количество интерфейсов UART, либо иметь одновременно несколько вариантов последовательных внутриплатных интерфейсов, таких как I²C, SPI, аппаратную поддержку которых чаще всего обеспечивает один и тот же периферийный модуль. Также возможно разрабатывать «виртуальную периферию», которая в случае нехватки или экономии портов ввода/вывода процессора будет использовать выводы процессора, разделяемые с другими виртуальными периферийными модулями.

Для удобной реализации концепции «виртуальной периферии» от процессора требуется высокая скорость работы и быстрая реакция на прерывания с полным аппаратным сохранением контекста. Как правило, используется только один источник прерывания – системный таймер. Разрешение прерываний от других источников может вызвать нарушение цикличности вызовов от системного таймера и, как следствие, нарушение ра-

боты требовательной к временным разрешениям «виртуальной периферии».

Понятно, что необходимая частота прерываний определяется частотой вызовов программного автомата, самого требовательного к скорости и к точности временных интервалов. Если требуется реализовать виртуальные модули, работающие с разными, не кратными друг другу, частотами, то частота прерываний определяется наименьшим общим делимым этих частот.

Восьмиразрядные коммуникационные процессоры семейства SX

Микропроцессорная платформа микроконтроллеров SX специально ориентирована на концепцию «виртуальной периферии» [5]. Отличительными чертами восьмиразрядных RISC-микроконтроллеров SX являются:

- гарвардская модифицированная архитектура с четырехступенчатым конвейером;

- производительность до 75 MIPS: тактовая частота до 75 МГц, одна инструкция за один такт, инструкции ветвления за три такта;

- быстрая и детерминированная система прерываний: с фиксированным временем реакции (3 такта) и с аппаратным сохранением контекстных регистров процессора;

- гибкая система ввода/вывода: до пяти восьмиразрядных портов ввода/вывода, все выводы индивидуально программируются на ввод/вывод, на входной уровень сигналов TTL или CMOS. Все выводы имеют возможность использовать внутреннюю подтяжку и обладают нагрузочной способностью до 30 мА;

- память программ до 4096 слов, память данных до 262 байт;

- встроенная периферия: один восьмибитный счетчик/таймер, два шестнадцатитбитных многофункциональных таймера, аналоговый компаратор, многоходовая система вывода из режима пониженного энергопотребления и неотъемлемые атрибуты микроконтроллеров: сторожевой таймер и система перезапуска по питанию;

- встроенный внутрисхемный эмулятор, позволяющий отлаживать программу непосредственно на процессоре через интерфейс программирования.

Микроконтроллеры SX могут быть основой системы управления различными процессами, средствами связи, измерительного оборудования и, что важно, одновременно реализовать ряд различных коммуникационных функций. Семейство микроконтроллеров SX18/20/28/48/52 реализует программно такие периферийные модули, как последовательный интерфейс RS-232, параллельный интерфейс Centronics, последовательную шину I²C, протоколы SCI и SPI, шину X-10 и др.

Технические характеристики, например, микроконтроллера SX52BD позволяют реализовать Ethernet SX Stack – набор стандартных протоколов Интернет, оптимизированных для SX. Это протоколы TCP, UDP, IP, ICMP, DHCP, ARP, HTTP, SMTP. Однако из-за малого объема внутренней памяти реализация коммуникационных протоколов требует наличия внешней буферной памяти.

Опыт собственных разработок [6, 7] показывает, что для стека TCP/IP, базирующегося на Ethernet, приходится использовать внутреннюю память интерфейсных микросхем, таких, например, как RTL8019. Для стека TCP/IP поверх PPP без буферизации данных возможна только «проточная» реализация при побайтной их обработке в темпе поступления от источника.

Но если проблема хранения данных решается достаточно просто за счет возможности использования внешнего модуля памяти, то проблема полнофункциональной реализации протоколов стоит достаточно остро – объем памяти программ в 4 К слов позволяет реализовать либо ограниченный набор протоколов, либо сильно урезать реализации, оставляя только самые необходимые элементы.

Поэтому микроконтроллеры SX могут быть рекомендованы для приложений, требующих высокоскоростной, но не сложной обработки потоковых данных.

Восьмиразрядные коммуникационные микроконтроллеры семейства IP2000™

Следуя линии развития коммуникационной направленности процессоров, сегодня фирма UBICOM предлагает микроконтроллер IP2022 семейства IP2000™ [5], получивший название «Интернет-процессор». Название в полной мере характеризует назначение данного микроконтроллера. От предыдущих микроконтроллеров SX его отличают достижимая производительность до 120 MIPS при такте в 8,3 нс, расширенный набор периферии: аппаратный умножитель 8×8 за один такт, восьмиканальный десятиразрядный АЦП и др.

Большой интерес для разработчиков устройств с функцией «встроенный Интернет» представляет наличие 52 портов ввода/вывода, два конфигурируемых сериализатора, позволяющие аппаратно реализовывать высокоскоростные последовательные интерфейсы UART, SPI, I2S (не I2C), GPSP (General Purpose Serial Interface), 10BASE-T Ethernet (MAC/PHY), USB 1.1.

Архитектура микроконтроллера IP2022 оптимизирована под C-компилятор. Программный код может выполняться непосредственно из flash-памяти программ (64 Кбайт) с производительностью до 40 MIPS, либо из RAM-памяти программ (16 Кбайт) с производительностью до 120 MIPS. Память данных 4 Кбайт. Кроме того, имеется возможность использовать для хранения данных RAM-память программ или внешнюю SRAM (128 Кбайт), которая подключается через аппаратный параллельный интерфейс.

Программное обеспечение для семейства IP2000™ содержит операционную систему ipOS и стек TCP/IP, включающий реализацию протоколов TCP, UDP, IP, ICMP, ARP, SMTP, PPP, Ethernet и сервисов DHCP, NTP, HTTP, TFTP. Таким образом, микроконтроллер IP2022 является на сегодня мощным средством для создания сетевых приложений с одновременной реализацией серьезных прикладных функций. Высокая производительность позволяет обраба-

тывать информацию от видеокодексов, аудиокодексов и осуществлять доставку указанных типов данных в потоковом режиме потребителю через сети Ethernet/Internet с возможностью удаленно управлять устройствами и их параметрами [5].

Дальнейшим развитием коммуникационных процессоров фирмы UBICOM стал процессор IP3023 семейства IP3000™, работающий на частоте 250 МГц и обладающий значительно большей памятью программ (256 К) и памятью данных (64 К). Реализованный по 0,13-микронной технологии, он имеет 32-разрядную организацию и отличную от предыдущих процессоров архитектуру, позволяющую выполнять до восьми параллельных процессов [5]. На сегодня микроконтроллер IP3023 является мощнейшим представителем коммуникационных процессоров, который может быть использован для создания серьезных сетевых модулей с одновременной реализацией сложнейших алгоритмов обработки информации.

Средства отладки и библиотеки

Отдельно необходимо рассмотреть возможности отладки программ для микроконтроллеров SX. Поскольку для указанной цели используется встроенный внутрисхемный эмулятор, то возможности отладки существенно образом урезаны.

Из всех инструментов отладки доступными являются:

- выполнение программы в реальном времени; пошаговое выполнение программы;
- одна (!) точка останова;
- одна точка трассировки (при прохождении точки трассировки обновляется отображение внутренней памяти процессора в окне отладки, что вызывает прекращение работы по программе на некоторое время, а это, в свою очередь, вызывает нарушение работы real-time приложений);
- изменение содержимого любого регистра в режиме останова процессора.

В то же время для микроконтроллеров SX имеется обширная библиотека периферийных модулей, которые можно использовать в сочетании друг с другом:

- коммуникационные интерфейсы I²C, SPI, ISA, IrDA stack, UART, модемные функции;
- стек Интернет-протоколов: UDP, TCP/IP, HTTP, SMTP, POP3;

• протоколы физического уровня SLIP, PPP и драйверы интерфейсных микросхем Ethernet;

• большое количество телекоммуникационных интерфейсов, модулей для измерения и формирования частотных сигналов и т. п.

Для перехода от микроконтроллеров семейства SX к IP2000™ фирма-производитель предлагает целый спектр отладочных средств, а также развитые библиотеки прикладного программного обеспечения для поддержки не только указанных выше, но и современных сетевых решений: драйверы RadioEthernet для карт PCMCIA стандарта 802.11b, а также точек доступа Bluetooth и HomePlug; различные алгоритмы криптозащиты. Имеется возможность создания встраиваемого

WebServer и компактной реализации Java VM для встраиваемых приложений.

Однако при всех явных достоинствах среды разработчика для микроконтроллеров IP2000™, и особенно IP3000™, сокращающих срок разработки сетевых устройств на их основе, в том числе и IP-модулей для распределенных информационно-управляющих систем, неоправданно высока ее цена. Это, к сожалению, предполагает использование указанных средств для разработки серийных изделий, что под силу лишь крупным производственным фирмам.

Заключение

Область коммуникационных технологий сегодня является предметом пристального внимания многих фирм-производителей микроконтроллеров и разработчиков распределенных систем. Совершенствование характеристик и значительное расширение функциональных возможностей коммуникационных процессоров происходит на фоне сокращения среднего времени обновления их поколений до одного года, что свидетельствует о бурном развитии сетевых и Интернет-технологий и возрастающем спросе на них.

На сегодня в России накоплен значительный опыт разработок сетевых устройств и необслуживаемых дистанционно-управляемых IP-модулей для глобально распределенных систем на основе процессоров SX и IP2022. Поддержку разработок ASK Lab (Санкт-Петербургский государственный

университет аэрокосмического приборостроения) в данной перспективной телекоммуникационной области осуществляет ООО «Электроснаб». Авторы выражают искреннюю благодарность его техническому директору М. Г. Родионову за оказываемую техническую помощь.

Литература

1. **Востриков А. А.** Интернет как коммуникационная среда для встроенных систем управления // В кн.: Информационно-управляющие системы для подвижных объектов / Под общ. ред. М. Б. Сергеева. – СПб.: Политехника, 2002. – С. 42 – 66.
2. **Астапкович А. М., Востриков А. А., Чудиновский Ю. Г., Сергеев М. Б.** Информационно-управляющие системы на основе Интернет // Информационно-управляющие системы. – 2002. – № 1. – С. 12 – 18.
3. www.embedded.com/internet
4. **Kravotta Nicholas.** Embedded TCP/IP: a smorgasbord of options // EDN. – 2001. – N 1. – P. 75 – 80.
5. www.ubicom.com/products
6. **Сергеев М. Б., Чудиновский Ю. Г.** IP-сеть как основа построения распределенных информационно-управляющих систем // В кн.: Информационно-управляющие системы для подвижных объектов / Под общ. ред. М. Б. Сергеева. – СПб.: Политехника, 2002. – С. 33 – 42.
7. **Астапкович А. М., Востриков А. А., Касаткин А. А., Чудиновский Ю. Г., Bishop R.** Опыт использования информационно-управляющих систем для передачи видеоизображений // В кн.: Информационно-управляющие системы для подвижных объектов / Под общ. ред. М. Б. Сергеева. – СПб.: Политехника, 2002. – С. 180 – 197.

А. А. Ключарев, В. А. Матяш, С. В. Щекин.

Структуры и алгоритмы обработки данных: Учеб. пособие / СПбГУАП. СПб., 2003. – 172 с.: ил. ISBN 5-8088-0120-6

Приводятся описания различных форм организации данных в программах, методов обработки данных в различных классах задач и осуществляется их сравнительный анализ.

Учебное пособие предназначено для изучения теоретического материала дисциплин «Структуры и алгоритмы обработки данных» и «Структуры и алгоритмы компьютерной обработки данных» студентами различных форм обучения, проходящих подготовку по специальностям 220400 и 351500 и полностью соответствует требованиям Государственных образовательных стандартов по этим специальностям.

